



03.15.01

**PATENT APPLICATION**

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

In re application of

Takahiro YASAKI

Appln. No.: 09/991,697

Group Art Unit: 2681

**RECEIVED**

Confirmation No.: 3925

Examiner: Unknown

**DEC 27 2000**

Filed: November 26, 2001

**Group 2600**

For: **PATH SEARCHER FOR SPREAD SPECTRUM RECEIVER**

**SUBMISSION OF PRIORITY DOCUMENT**


Commissioner for Patents  
Washington, D.C. 20231

Sir:

Submitted herewith is a certified copy of the priority document on which a claim to priority was made under 35 U.S.C. § 119. The Examiner is respectfully requested to acknowledge receipt of said priority document.

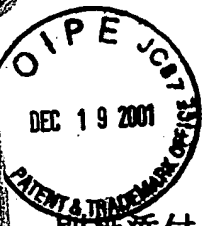
Respectfully submitted,

SUGHRUE MION, PLLC  
2100 Pennsylvania Avenue, N.W.  
Washington, D.C. 20037-3213  
Telephone: (202) 293-7060  
Facsimile: (202) 293-7860

  
\_\_\_\_\_  
J. Frank Osha  
Registration No. 24,625

Enclosures: Japan 2000-357782

Date: December 19, 2001



日 本 国 特 許 庁  
JAPAN PATENT OFFICE

T. YASAKI  
09/991,697  
Filed 11/26/01  
Q67414  
10f1

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日  
Date of Application:

2000年11月24日

出 願 番 号  
Application Number:

特願2000-357782

出 願 人  
Applicant(s):

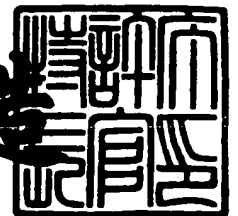
日本電気株式会社

CERTIFIED COPY OF  
PRIORITY DOCUMENT

2001年 8月17日

特 許 庁 長 官  
Commissioner,  
Japan Patent Office

及 川 耕 造



出証番号 出証特2001-3074395

【書類名】 特許願

【整理番号】 51910011

【提出日】 平成12年11月24日

【あて先】 特許庁長官 殿

【国際特許分類】 H04B 1/707  
H04L 7/00

【発明者】

【住所又は居所】 東京都港区芝五丁目7番1号 日本電気株式会社内

【氏名】 矢崎 孝弘

【特許出願人】

【識別番号】 000004237

【氏名又は名称】 日本電気株式会社

【代理人】

【識別番号】 100088328

【弁理士】

【氏名又は名称】 金田 暢之

【電話番号】 03-3585-1882

【選任した代理人】

【識別番号】 100106297

【弁理士】

【氏名又は名称】 伊藤 克博

【選任した代理人】

【識別番号】 100106138

【弁理士】

【氏名又は名称】 石橋 政幸

【手数料の表示】

【予納台帳番号】 089681

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9710078

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 スペクトラム拡散通信用パスサーチ回路

【特許請求の範囲】

【請求項 1】 スペクトラム拡散通信時に、受信信号と該受信信号に対応して作成したレプリカ信号との乗算を行うことにより相関値を計算し、該相関値をメモリに蓄積する複数の相関器を有してなるスペクトラム拡散通信用パスサーチ回路において、

前記複数の相関器のそれぞれは、前記受信信号のチップレートよりも高速の演算速度で前記受信信号と前記レプリカ信号との乗算を行うことにより、前記受信信号の 1 チップに対して前記レプリカ信号との乗算を複数回行うことを特徴とするスペクトラム拡散通信用パスサーチ回路。

【請求項 2】 請求項 1 に記載のスペクトラム拡散通信用パスサーチ回路において、

前記複数の相関器のそれぞれは、前記受信信号の 1 チップに対して前記レプリカ信号との乗算を行う度に、前記メモリに蓄積された前記相関値の途中結果を読み出して当該乗算結果と加算し、該加算結果を前記相関値の途中結果として前記メモリに再度蓄積することを特徴とするスペクトラム拡散通信用パスサーチ回路。

【請求項 3】 スペクトラム拡散通信時に、受信信号と該受信信号に対応して作成したレプリカ信号との乗算を行うことにより相関値を計算し、該相関値を第 1 のメモリに蓄積する複数の相関器と、前記複数の相関器の前段に配置され、前記受信信号が前記複数の相関器に入力される前に前記受信信号の所定チップ長分を蓄積するための第 2 のメモリとを有してなるスペクトラム拡散通信用パスサーチ回路において、

前記複数の相関器のそれぞれは、前記受信信号のチップレートよりも高速の演算速度で前記受信信号と前記レプリカ信号との乗算を行うことにより、前記受信信号の 1 チップに対して前記レプリカ信号との乗算を複数回行うことを特徴とするスペクトラム拡散通信用パスサーチ回路。

【請求項 4】 請求項 3 に記載のスペクトラム拡散通信用パスサーチ回路に

において、

前記複数の相関器のそれぞれは、前記受信信号の 1 チップに対して前記レプリカ信号との乗算を複数回行い、該乗算回数が前記第 2 のメモリに蓄積された所定チップ長分に達した時点で、前記第 1 のメモリに蓄積された前記相関値の途中結果を読み出して当該乗算結果と加算し、該加算結果を前記相関値の途中結果として前記第 1 のメモリに再度蓄積することを特徴とするスペクトラム拡散通信用パスサーチ回路。

【請求項 5】 請求項 4 に記載のスペクトラム拡散通信用パスサーチ回路において、

前記複数の相関器のそれぞれは、前記受信信号の 1 チップに対する前記レプリカ信号との乗算回数が前記第 2 のメモリに蓄積された所定チップ長分に達するまでは、前記受信信号の 1 チップに対して前記レプリカ信号との乗算を行う度に、該乗算結果を前記第 1 のメモリに蓄積された前記相関値の途中結果に加算することなく次回の乗算結果に加算することを特徴とするスペクトラム拡散通信用パスサーチ回路。

【請求項 6】 請求項 4 または請求項 5 に記載のスペクトラム拡散通信用パスサーチ回路において、

前記複数の相関器のそれぞれは、前記第 1 のメモリを共有することを特徴とするスペクトラム拡散通信用パスサーチ回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、スペクトラム拡散通信時に、各パスの遅延等のパス情報を求めるために、受信信号と該受信信号に対応して作成したレプリカ信号との乗算を行うことにより相関値を計算するスペクトラム拡散通信用パスサーチ回路に関する。

【0002】

【従来の技術】

スペクトラム拡散通信では、様々な経路を通過して到達する信号を受信し、これらの信号を合成することにより利得を稼ぐことができる。すなわち、1 つのパス

だけで信号を受信するのではなく、複数のパスで信号を受信し、これらの信号を合成することができる。

## 【0003】

しかし、複数のパスで信号を受信するためには、各パスを通過してきた信号がどの程度の遅延で到達しているかを知る必要がある。このため、送信側では、タイミング同期を取るために、送信する信号中に固定的な信号パターン（以下、固定パターンと称する）を挿入し、受信側では、送信側から送信されてきた信号中の固定パターンによる相互相関を求めて相関値を計算することにより各パスの遅延状況等のパス情報を求めている。

## 【0004】

また、スペクトラム拡散通信では、送信側で、送信する信号を拡散コードにより拡散して送信し、受信側で、その拡散コードと同一の拡散コードを用いて逆拡散を行うことにより元の信号を再生しているため、上述した相関値を計算するには非常に大きな演算が必要となる。

## 【0005】

具体的には、 $p$  シンボル、拡散ファクタ (SF ; Spreading Factor) =  $s$  の固定パターンに対して  $t$  ポイント間の相互相関を求めて相関値を計算する場合には、 $(p \times s \times t)$  回の乗算及び加算が必要となる。

## 【0006】

## 【発明が解決しようとする課題】

従来の相関値を計算する方法としては、上述したような  $p$  シンボル、拡散ファクタ =  $s$  の固定パターンに対して  $t$  ポイント間の相関値を計算する場合、1 ポイントの相関値を計算する際に必要となる演算量を " $p \times s$ " とすると、 $t$  個の相関器を用意して演算を行う方法がある。

## 【0007】

しかしながら、この方法では多数の相関器が必要になってしまうという問題点がある。

## 【0008】

また、他の方法としては、 $(p \times s)$  チップ長分の入力データを相関器のデータ

入力側に配置したメモリに一旦蓄え、これらの入力データを数回にわたり読み出して演算することにより相関器の数量を削減する方法がある。

【0009】

しかしながら、この方法では、相関器のデータ入力側に大容量のメモリが必要になってしまうという問題点がある。

【0010】

なお、上述した2つの方法では、どちらの場合にも、 $(p \times s)$ チップ長分のデータの相互相関を求めて相関値を計算した後に、その計算結果をRAM等のメモリに書き込む方法が採用されている。

【0011】

本発明は上述したような従来技術が有する問題点に鑑みてなされたものであって、各パスの情報を得るために相関値を計算する相関器及び該相関器周辺の回路規模を削減することができるスペクトラム拡散通信用パスサーチ回路を提供することを目的とする。

【0012】

【課題を解決するための手段】

上記目的を達成するために本発明は、

スペクトラム拡散通信時に、受信信号と該受信信号に対応して作成したレプリカ信号との乗算を行うことにより相関値を計算し、該相関値をメモリに蓄積する複数の相関器を有してなるスペクトラム拡散通信用パスサーチ回路において、

前記複数の相関器のそれぞれは、前記受信信号のチップレートよりも高速の演算速度で前記受信信号と前記レプリカ信号との乗算を行うことにより、前記受信信号の1チップに対して前記レプリカ信号との乗算を複数回行うことを特徴とする。

【0013】

また、前記複数の相関器のそれぞれは、前記受信信号の1チップに対して前記レプリカ信号との乗算を行う度に、前記メモリに蓄積された前記相関値の途中結果を読み出して当該乗算結果と加算し、該加算結果を前記相関値の途中結果として前記メモリに再度蓄積することを特徴とする。



## 【0014】

また、スペクトラム拡散通信時に、受信信号と該受信信号に対応して作成したレプリカ信号との乗算を行うことにより相関値を計算し、該相関値を第1のメモリに蓄積する複数の相関器と、前記複数の相関器の前段に配置され、前記受信信号が前記複数の相関器に入力される前に前記受信信号の所定チップ長分を蓄積するための第2のメモリとを有してなるスペクトラム拡散通信用パスサーチ回路において、

前記複数の相関器のそれぞれは、前記受信信号のチップレートよりも高速の演算速度で前記受信信号と前記レプリカ信号との乗算を行うことにより、前記受信信号の1チップに対して前記レプリカ信号との乗算を複数回行うことを特徴とする。

## 【0015】

また、前記複数の相関器のそれぞれは、前記受信信号の1チップに対して前記レプリカ信号との乗算を複数回行い、該乗算回数が前記第2のメモリに蓄積された所定チップ長分に達した時点で、前記第1のメモリに蓄積された前記相関値の途中結果を読み出して当該乗算結果と加算し、該加算結果を前記相関値の途中結果として前記第1のメモリに再度蓄積することを特徴とする。

## 【0016】

また、前記複数の相関器のそれぞれは、前記受信信号の1チップに対する前記レプリカ信号との乗算回数が前記第2のメモリに蓄積された所定チップ長分に達するまでは、前記受信信号の1チップに対して前記レプリカ信号との乗算を行う度に、該乗算結果を前記第1のメモリに蓄積された前記相関値の途中結果に加算することなく次の乗算結果に加算することを特徴とする。

## 【0017】

また、前記複数の相関器のそれぞれは、前記第1のメモリを共有することを特徴とする。

## 【0018】

(作用)

上記のように構成された本発明においては、複数の相関器のそれぞれにおいて

、受信信号のチップレートよりも高速の演算速度で受信信号とレプリカ信号との乗算を行い、受信信号の1チップに対してレプリカ信号との乗算を行う度に、メモリに蓄積された相関値の途中結果を読み出して当該乗算結果と加算し、該加算結果を相関値の途中結果としてメモリに再度蓄積するため、1つの相関器で受信信号の1チップに対して複数ポイントの相関値が計算可能になる。

【0019】

【発明の実施の形態】

以下に、本発明の実施の形態について図面を参照して説明する。

【0020】

図1は、本発明のスペクトラム拡散通信用パスサーチ回路を用いた受信機における復調回路の一構成例を示すブロック図であり、本発明のスペクトラム拡散通信用パスサーチ回路をパスサーチ部4として図示している。

【0021】

図1に示すように本構成例は、無線信号を送受信するアンテナ1と、アンテナ1にて受信された無線信号の無線帯域の復調及びダウンコンバートを行うRF部2と、RF部2にて無線帯域の復調及びダウンコンバートが行われた無線信号をデジタル信号に変換し、さらにフィルタによる帯域制限を行うA/D&フィルタ部3と、A/D&フィルタ部3にて帯域制限された各信号に基づいて各パスの遅延等のパス情報を計算するパスサーチ部4と、パスサーチ部4にて計算されたパス情報に基づいて、A/D&フィルタ部3にて帯域制限された各信号の復調を行う復調部5と、復調部5にて復調された信号に対して誤り訂正等の復号処理を行い、復号信号を出力する復号部6とから構成されている。

【0022】

以下に、本発明のスペクトラム拡散通信用パスサーチ回路の構成及び動作について詳細に説明する。

【0023】

(第1の実施の形態)

図2は、本発明のスペクトラム拡散通信用パスサーチ回路の第1の実施の形態を示すブロック図である。

## 【 0 0 2 4 】

図 2 に示すように本実施形態においては、複数の相関器 1 2 が設けられており、各相関器 1 2 には、 $n$  個のアンテナ分の受信信号として入力データ 1 1 が入力されるとともに、 $m$  人のユーザ分のスクランブルコード (Scrambling Code) 1 0 が入力される。なお、必要となる相関器 1 2 の個数は、計算する相関値の個数に応じて異なるが、本実施形態では相関器 1 2 を  $v$  個用意する。ここで、ユーザ 1 人あたり  $t$  ポイントの相関値を計算する場合、“ $v = t \times m / q$ ” という式が成立する。この数式において、 $q$  は、各相関器 1 2 がチップデータに対して相関演算を行う回数である。つまり、例えば入力データ 1 1 のチップレートが 3. 8 4 MHz であり、相関器 1 2 の演算処理速度が 6 1. 4 4 MHz である場合には、 $q = 1 6$  と言う関係が成立する。

## 【 0 0 2 5 】

各相関器 1 2 は、SEL (セレクト) 1 3、1 5 と、レプリカ生成器 (Replica Generator) 1 4 と、乗算器 1 6 と、加算器 1 7 と、DP-RAM (Dual Port RAM) 1 8 とから構成されている。

## 【 0 0 2 6 】

SEL 1 3 は、スクランブルコード生成器 (Scrambling Code Generator) を介して入力された  $m$  人のユーザ分のスクランブルコード 1 0 から所要ユーザのスクランブルコードを選択する。

## 【 0 0 2 7 】

レプリカ生成器 1 4 は、SEL 1 3 にて選択されたスクランブルコードと、シンボル毎のチャネライゼーションコード (Channelization Code) と、送信側でタイミング同期を取るために挿入した固定パターンに基づいて受信レプリカ信号を生成する。なお、レプリカ生成器 1 4 は、外部からの設定によりチャネライゼーションコード及び固定パターン用のテーブルが予め割り当てられており、受信レプリカ信号を生成する際には、このテーブルからチャネライゼーションコード及び固定パターンを選択する。

## 【 0 0 2 8 】

SEL 1 5 は、 $n$  個のアンテナを介して入力された入力データ 1 1 から所要ア

ンテナの入力データを選択する。

【0029】

乗算器16は、SEL15にて選択された入力データと、レプリカ生成器14にて生成された受信レプリカ信号との乗算演算を行う。

【0030】

加算器17は、乗算器16にて演算された乗算結果と、DP-RAM18に蓄積されている相関値の途中結果との加算演算を行い、この加算結果をDP-RAM18に再度蓄積する。

【0031】

具体的には、 $p$ シンボル、拡散ファクタ $=s$ の固定パターンに対して相関値を計算する場合、相関値の演算には“ $p \times s$ ”チップ長分の乗算及び加算が必要となるが、本発明では1チップごとに演算を行ってDP-RAM18に蓄積するのである。つまり、1チップの演算を終えると、この演算結果を相関値の途中結果としてDP-RAM18に蓄積し、次のチップの演算を終えると、DP-RAM18から相関値の途中結果を読み出し、この途中結果に今行ったチップの演算結果を加算してからDP-RAM18に蓄積するのである。これを“ $p \times s$ ”回繰り返すことにより1ポイントの相関値を計算することができる。

【0032】

このように、各相関器12は、 $n$ 個のアンテナを介して入力された入力データ11と、レプリカ生成器14にて作成した受信レプリカ信号との相互相関を求めて相関値を計算する機能を備えている。

【0033】

以下に、上記のように構成されたスペクトラム拡散通信用パスサーチ回路の動作について図3を用いて説明する。

【0034】

各相関器12においては、 $n$ 個のアンテナ分の入力データ11が入力されているため、それぞれ所要アンテナの入力データをSEL15によって選択する。なお、本発明のパスサーチ回路はスペクトラム拡散通信に適用されるため、入力データには拡散コードが掛けられている。例えば、基地局装置に用いられる場合は

、移動局から基地局装置に送信される上り信号には各ユーザ毎に固有のスクランブルコードが掛けられており、このスクランブルコードと上述したチャネライゼーションコードを掛け合わせるにより拡散コードを生成する。

## 【 0 0 3 5 】

このため、各相関器 1 2 においては、入力データと同様に、m 人のユーザ分のスクランブルコード 1 0 の中から、それぞれ所要ユーザのスクランブルコードを SEL 1 3 によって選択する。

## 【 0 0 3 6 】

次に、レプリカ生成器 1 4 において、送信側で挿入された固定パターンと同様の固定パターンと、チャネライゼーションコードとが予め割り当てられたテーブルから選択され、選択された固定パターン及びチャネライゼーションコードと、SEL 1 3 により選択されたスクランブルコードとの掛け算が行われて受信レプリカ信号が生成される。

## 【 0 0 3 7 】

次に、乗算器 1 6 において、SEL 1 5 により選択された入力データと、レプリカ生成器 1 4 にて生成された受信レプリカ信号との乗算が行われて相関値が計算される。なお、乗算器 1 6 はチップ毎に乗算演算を行う。

## 【 0 0 3 8 】

図 3 は、図 2 に示した入力データ 1 1 のフォーマットの一例を示す図である。なお、図 3 においては、図 2 に示した入力データ 1 1 をチップ単位で表わしたものが入力データ 3 1 であり、入力データ 3 1 の内の数チップを拡大したものが入力データ 3 2 であり、各相関器 1 2 に入力されるデータが入力データ 3 3 である。ここでは、入力データ 3 1 のチップレートを 3. 8 4 M H z、各相関器 1 2 における演算処理速度を 6 1. 4 4 M H z として説明する。

## 【 0 0 3 9 】

各相関器 1 2 においては、入力データ 3 3 が実際には 3. 8 4 M H z で入力されるが相関器 1 2 内部の演算が 6 1. 4 4 M H z の処理速度で行われているため、等価的には 6 1. 4 4 M H z で 1 6 回同じデータが読み込まれているように見える。つまり、1 チップの入力データに対して 1 6 ポイントの相関値を得ること

ができるのである。

#### 【 0 0 4 0 】

具体的には、 $p$  シンボル、拡散ファクタ  $= s$  の固定パターンに対して 1 ユーザあたり  $t$  ポイントの相関値を得る場合には、1 チップの入力データに対して  $t$  回の異なった受信レプリカ信号を掛け合わせる必要があるが、ここでは 1 つの相関器 1 2 で 1 6 ポイント分の相関値を計算することができるのである。しかしながら、乗算器 1 6 にて計算される乗算結果はあるチップの 1 チップ分の相関値のみであるため、“ $p \times s$ ” チップ分の乗算及び加算が必要となる。

#### 【 0 0 4 1 】

そこで、本実施形態においては、“ $p \times s$ ” チップ分の乗算及び加算を行うために、加算器 1 7 及び DP-RAM 1 8 が設けられている。

#### 【 0 0 4 2 】

つまり、加算器 1 7 においては、乗算器 1 6 にて乗算が行われると、その都度 DP-RAM 1 8 に蓄積されている相関値の途中結果を読み出し、この途中結果と乗算器 1 6 における乗算演算とを加算し、この加算結果を再度 DP-RAM 1 8 の同エリアに蓄積するのである。1 ポイントの相関値を求めるためには“ $p \times s$ ” 回の乗算及び加算処理が必要となる。本実施形態では、1 個の相関器 1 2 を用いて 1 6 ポイントの相関値を求めることができるため、必要となる相関器の数量  $v$  は“ $v = t \times m / 16$ ” という式で表すことができる。

#### 【 0 0 4 3 】

上記数式から明らかなように、入力データのチップレートに対する相関器 1 2 における演算処理速度の比率を大きくすれば、更に少ない相関器で相関値を計算することができるようになる。

#### 【 0 0 4 4 】

##### (第 2 の実施の形態)

上述した第 1 の実施形態では、1 チップ毎に乗算結果を相関値の途中結果に加算し DP-RAM に蓄積していた。さらに、1 チップの入力データに対して複数回（第 1 の実施形態の具体例では 1 6 回）の演算を行うため、DP-RAM 1 8（図 2 参照）へのアクセスバンド幅が非常に大きくなってしまふ。そこで、本実

施形態では、DP-RAMへのアクセスバンド幅を小さくするために相関器の前段に入力データ蓄積用のDP-RAMを設けた構成について説明する。

## 【 0 0 4 5 】

図4は、本発明のスペクトラム拡散通信用パスサーチ回路の第2の実施の形態を示すブロック図である。

## 【 0 0 4 6 】

図4に示すように本実施形態においては、複数の相関器23と、複数の相関器23の前段に配置され、n個のアンテナ分の入力データ21が受信信号として各相関器23に入力される前に数チップ分の入力データを蓄積するDP-RAM22と、複数の相関器23の後段に配置され、各相関器23にて計算された相関値を蓄積するDP-RAM25と、複数の相関器23のいずれかを選択してDP-RAM25にアクセスさせるSEL24とが設けられている。なお、各相関器23には、n個のアンテナからDP-RAM22を介して入力される入力データ21の他に、m人のユーザ分のスクランブルコード20が入力されており、また、相関器23はv個用意されているものとする。

## 【 0 0 4 7 】

各相関器23は、SEL26、28、32と、レプリカ生成器27と、乗算器29と、加算器30と、F/F31とから構成されている。

## 【 0 0 4 8 】

SEL32は、乗算器29における乗算結果を、DP-RAM25に一旦蓄積してから加算器30に加算させるか、或いは、F/F31を1段介した後に加算器30に加算させるかを選択可能とするために設けられている。なお、SEL26、28、レプリカ生成器27及び乗算器29のそれぞれは、図2に示したSEL13、15、レプリカ生成器14及び乗算器16と同様の動作を行うため、詳細な説明は省略する。

## 【 0 0 4 9 】

上述したように本実施形態は、第1の実施形態に対して、複数の相関器23の前段に、数チップ分の入力データを蓄えるDP-RAM22が設けられている点と、SEL32によって、乗算器29における乗算結果をDP-RAM25に一

一旦蓄積してから加算させるか、或いは  $F/F31$  を 1 段介した後に加算させるかを選択可能としている点とが異なる。さらに、本構成により  $DP-RAM25$  へのアクセスバンド幅が減るため、 $DP-RAM25$  を複数の相関器 23 で共有することも可能となる。

## 【 0 0 5 0 】

以下に、上記のように構成されたスペクトラム拡散通信用パスサーチ回路の動作について図 5 を用いて説明する。

## 【 0 0 5 1 】

図 5 は、図 4 に示した入力データ 21 のフォーマットの一例を示す図である。図 5 においては、図 4 に示した入力データ 21 をチップ単位で表わしたものが入力データ 51 であり、入力データ 51 の内の数チップを拡大したものが入力データ 52 であり、各相関器 23 に入力されるデータが入力データ 53 である。ここでは、入力データ 51 のチップレートを 3.84MHz、各相関器 23 における演算処理速度を 61.44MHz として説明する。

## 【 0 0 5 2 】

$n$  個のアンテナのそれぞれを介して入力された入力データ 51（或いは入力データ 52）は、 $DP-RAM22$  に一旦蓄積される。本実施形態では、 $DP-RAM22$  に 16 チップ分のデータが蓄積されているものとする。

## 【 0 0 5 3 】

$DP-RAM22$  に一旦蓄積された入力データ 51（或いは入力データ 52）は、各相関器 23 に（チップレートに対して）16 倍のスピードで読み出される。つまり、チップレートが 3.84MHz で受信された入力データは 61.44MHz のスピードで各相関器 23 に読み出される。この際、0 チップから 15 チップまでを 16 回繰り返すように蓄積した分だけの入力データを連続して複数回繰り返して読み出す。これにより、乗算器 29 においては、16 チップ分の入力データの受信時間内で、16 チップ分の相関値を 16 ポイント計算できることになる。

## 【 0 0 5 4 】

$SEL32$  においては、15 回分  $F/F31$  からの出力を選択し、この出力と



乗算器 2 9 における演算結果とを加算器 3 0 に加算させた後、1 6 回目に D P - R A M 2 5 からの出力を選択し、この出力と乗算器 2 9 における演算結果とを加算器 3 0 に加算させる。つまり、1 6 チップ分の乗算及び加算を行った時点で、D P - R A M 2 5 にアクセスするのである。これにより、D P - R A M 2 5 へのアクセス回数が  $1 / 1 6$  になるため、D P - R A M 2 5 へのアクセスバンド幅を減らすことができる。

【 0 0 5 5 】

【発明の効果】

以上説明したように本発明においては、複数の相関器のそれぞれにおいて、受信信号のチップレートよりも高速の演算速度で受信信号とレプリカ信号との乗算を行い、受信信号の 1 チップに対してレプリカ信号との乗算を行う度に、メモリに蓄積された相関値の途中結果を読み出して当該乗算結果と加算し、該加算結果を相関値の途中結果としてメモリに再度蓄積するような構成としたため、1 つの相関器で受信信号の 1 チップに対して複数ポイントの相関値を計算することができ、これにより、従来技術と比較して相関器の数を削減することができる。

【 0 0 5 6 】

また、複数の相関器の前段に、複数の相関器に入力される前に受信信号の所定チップ長分を蓄積するための第 2 のメモリを配置した場合にも、第 2 のメモリに蓄積された受信信号をそのまま複数回利用することになるため、第 2 のメモリの容量を削減することができる。

【 0 0 5 7 】

また、受信信号とレプリカ信号との乗算回数が、複数の相関器の前段に配置した第 2 のメモリに蓄積された受信信号の所定チップ長分に達した時点で、第 1 のメモリに蓄積された相関値の途中結果を読み出すような構成とした場合には、第 1 のメモリへのアクセスバンド幅が減るために、第 1 のメモリを複数の相関器にて共有することもできる。

【図面の簡単な説明】

【図 1】

本発明のスペクトラム拡散通信用パスサーチ回路を用いた受信機における復調

回路の一構成例を示すブロック図である。

【図 2】

本発明のスペクトラム拡散通信用パスサーチ回路の第 1 の実施の形態を示すブロック図である。

【図 3】

図 2 に示した入力データのフォーマットの一例を示す図である。

【図 4】

本発明のスペクトラム拡散通信用パスサーチ回路の第 2 の実施の形態を示すブロック図である。

【図 5】

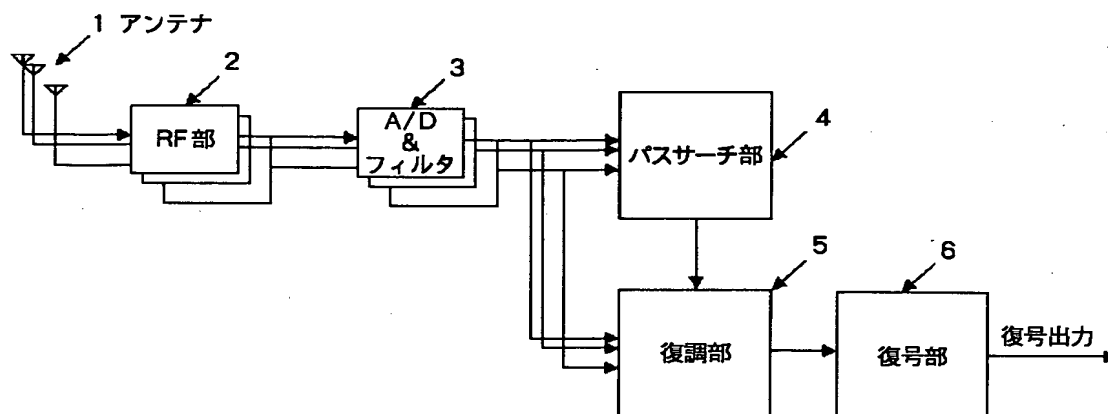
図 4 に示した入力データのフォーマットの一例を示す図である。

【符号の説明】

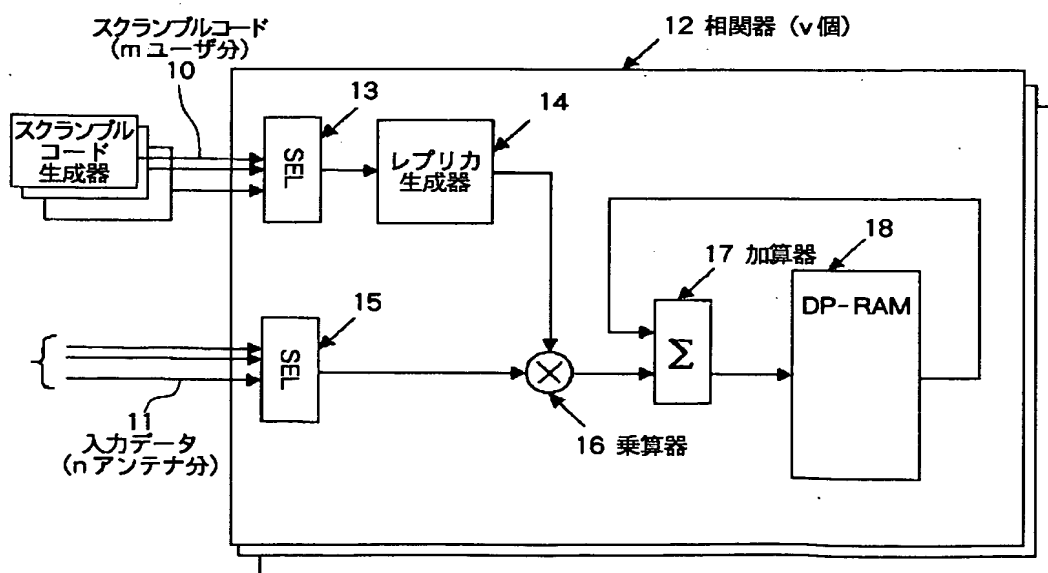
- 1 0     スクランブルコード
- 1 1     入力データ
- 1 2     相関器
- 1 3, 1 5     S E L (セレクト)
- 1 4     レプリカ生成器
- 1 6     乗算器
- 1 7     加算器
- 1 8     D P - R A M
- 2 0     スクランブルコード
- 2 1     入力データ
- 2 2, 2 5     D P - R A M
- 2 3     相関器
- 2 6, 2 8, 3 2     S E L (セレクト)
- 2 7     レプリカ生成器
- 2 9     乗算器
- 3 0     加算器
- 3 1     F / F

【書類名】 図面

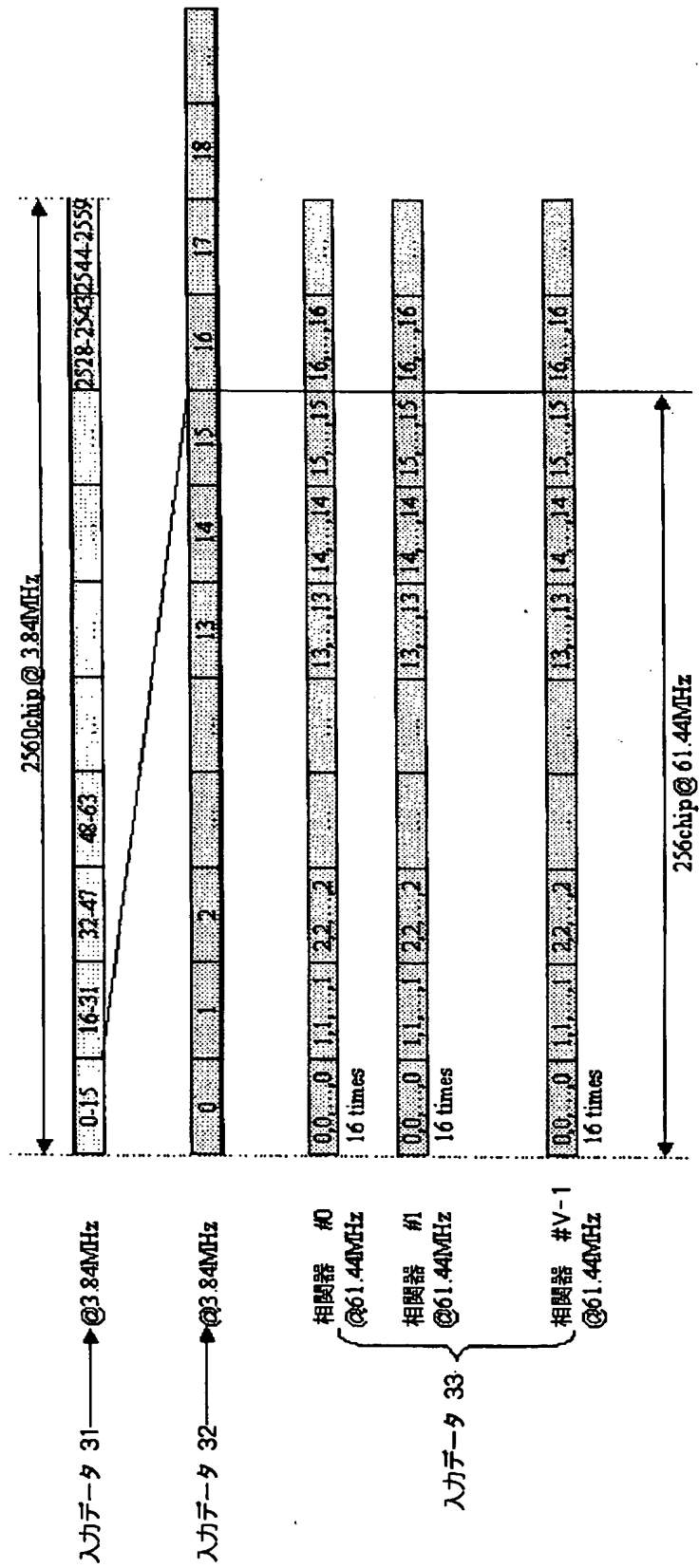
【図 1】



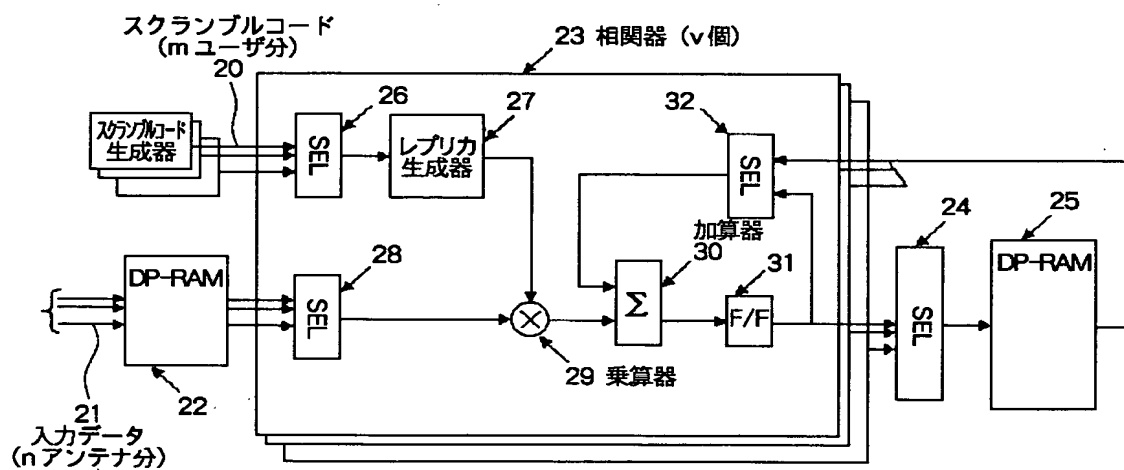
【図 2】



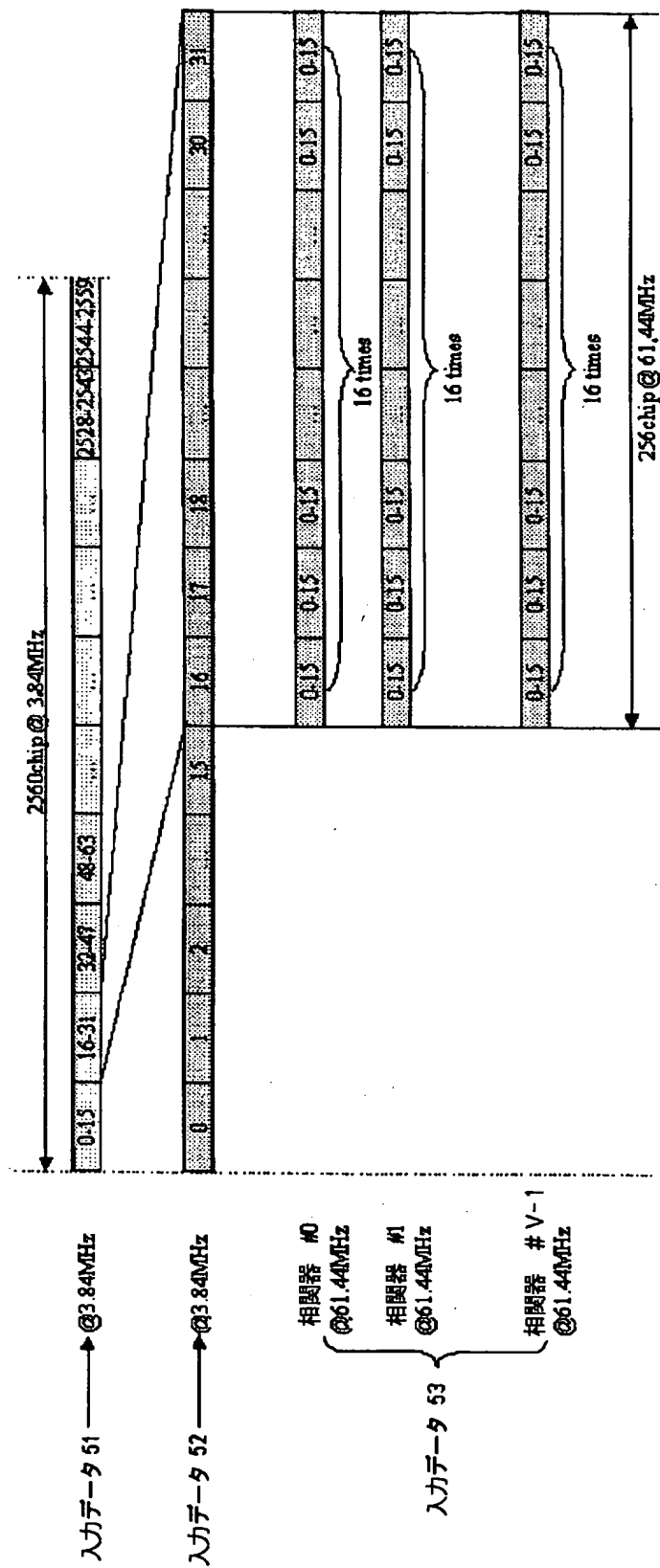
【図 3】



【図 4】



【図 5】



【書類名】 要約書

【要約】

【課題】 各パスの情報を得るために相関値を計算する相関器及び該相関器周辺の回路規模を削減する。

【解決手段】 各相関器 1 2 は、m 人のユーザ分のスクランブルコード 1 0 から所要のスクランブルコードを選択する S E L 1 3 と、n 個のアンテナ分の入力データ 1 1 から所要の入力データを選択する S E L 1 5 と、S E L 1 3 で選択されたスクランブルコード等に基づき受信レプリカ信号を生成するレプリカ生成器 1 4 と、S E L 1 5 で選択された入力データとレプリカ生成器 1 4 で生成された受信レプリカ信号との乗算を行う乗算器 1 6 と、相関値を蓄積するための D P - R A M 1 8 と、乗算器 1 6 で乗算が行われる度に、D P - R A M 1 8 に蓄積されている相関値の途中結果と乗算器 1 6 の乗算演算とを加算し、加算結果を D P - R A M 1 8 に再度蓄積する加算器 1 7 とから構成される。

【選択図】 図 2

出 願 人 履 歴 情 報

識別番号 [000004237]

1. 変更年月日	1990年 8月29日
[変更理由]	新規登録
住 所	東京都港区芝五丁目7番1号
氏 名	日本電気株式会社